日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office. 1-8-00

出願年月日 Date of Application:

1999年 5月14日

出 願 番 号 Application Number:

平成11年特許願第135054号

出 願 人 Applicant (s):

株式会社半導体エネルギー研究所

CERTIFIED COPY OF PRIORITY DOCUMENT

1999年 6月11日

特許庁長官 Commissioner, Patent Office 保佑山建門

【書類名】 特許願

【整理番号】 P004190-06

【提出日】 平成11年 5月14日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネル

ギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネル

ギー研究所内

【氏名】 大谷 久

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネル

ギー研究所内

【氏名】 高野 圭恵

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【先の出願に基づく優先権主張】

【出願番号】 平成10年特許願第203205号

【出願日】 平成10年 7月17日

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 結晶性半導体薄膜及びその作製方法並びに半導体装置及びその作製方法

【特許請求の範囲】

【請求項1】 炭素及び窒素の含有量が 5×10^{18} atoms/cm³以下且つ酸素の含有量が 1×10^{19} atoms/cm³以下であり、

主たる配向面が {110} 面であり、

隣接する結晶粒の間では等価な軸又は等価な軸に対して70.5°の回転関係にある軸とがなす回転角の絶対値が4°以内であり、

膜厚が5~40nmであり、

単結晶又は実質的に単結晶であることを特徴とする結晶性半導体薄膜。

【請求項2】 炭素及び窒素の含有量が 1×10^{18} atoms/cm 3 以下且つ酸素の含有量が 5×10^{18} atoms/cm 3 以下であり、

主たる配向面が {110} 面であり、

隣接する結晶粒の間では等価な軸又は等価な軸に対して70.5°の回転関係にある軸とがなす回転角の絶対値が4°以内であり、

膜厚が5~40nmであり、

単結晶又は実質的に単結晶であることを特徴とする結晶性半導体薄膜。

【請求項3】 炭素及び窒素の含有量が 5×10^{18} atoms/cm³以下且つ酸素の含有量が 1×10^{19} atoms/cm³以下であり、

主たる配向面が {110} 面であり、

隣接する結晶粒の間では等価な軸又は等価な軸に対して70.5°の回転関係にある軸とがなす回転角の絶対値が4°以内であり、

膜厚が5~40nmであり、

単結晶又は実質的に単結晶である半導体薄膜を有し、

前記半導体薄膜をチャネル形成領域として含む薄膜トランジスタで構成された 回路を有することを特徴とする半導体装置。

【請求項4】 炭素及び窒素の含有量が 1×10^{18} atoms/cm 3 以下且つ酸素の含有量が 1×10^{18} atoms/cm 3 以下であり、

主たる配向面が {110} 面であり、

隣接する結晶粒の間では等価な軸又は等価な軸に対して70.5°の回転関係にある軸とがなす回転角の絶対値が4°以内であり、

膜厚が5~40nmであり、

単結晶又は実質的に単結晶である半導体薄膜を有し、

前記半導体薄膜をチャネル形成領域として含む薄膜トランジスタで構成された 回路を有することを特徴とする半導体装置。

【請求項5】 非晶質半導体薄膜中に当該非晶質半導体薄膜の結晶化を助長する 触媒元素を添加する工程と、

紫外光又は赤外光を照射して前記非晶質半導体薄膜を結晶性半導体薄膜に変化 させる第1熱処理工程と、

前記結晶性半導体薄膜に対して還元雰囲気中で900~1200℃の第2熱処理工程と、

を有することを特徴とする結晶性半導体薄膜の作製方法。

【請求項6】 非晶質半導体薄膜中に当該非晶質半導体薄膜の結晶化を助長する 触媒元素を添加する工程と、

紫外光又は赤外光を照射して前記非晶質半導体薄膜を結晶性半導体薄膜に変化 させる第1熱処理工程と、

前記結晶性半導体薄膜に対してハロゲン元素を含む還元雰囲気中で第2熱処理 を行う工程と、

を有することを特徴とする結晶性半導体薄膜の作製方法。

【請求項7】 請求項6において、

前記第2熱処理は900~1200℃で行われることを特徴とする結晶性半導体薄膜の作製方法。

【請求項8】 請求項5乃至請求項7のいずれか1項において、

前記第2熱処理はファーネスアニール処理であることを特徴とする結晶性半導 体薄膜の作製方法。

【請求項9】 請求項5乃至請求項8のいずれか1項において、

前記第2熱処理は酸素又は酸素化合物の濃度を10ppm以下とした還元雰囲気中

で行われることを特徴とする結晶性半導体薄膜の作製方法。

【請求項10】 非晶質半導体薄膜中に当該非晶質半導体薄膜の結晶化を助長する触媒元素を添加する工程と、

紫外光又は赤外光を照射して前記非晶質半導体薄膜を結晶性半導体薄膜に変化 させる第1熱処理工程と、

前記結晶性半導体薄膜に対して還元雰囲気中で900~1200℃の第2熱処理工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項11】 非晶質半導体薄膜中に当該非晶質半導体薄膜の結晶化を助長する触媒元素を添加する工程と、

紫外光又は赤外光を照射して前記非晶質半導体薄膜を結晶性半導体薄膜に変化 させる第1熱処理工程と、

前記結晶性半導体薄膜に対してハロゲン元素を含む還元雰囲気中で第2熱処理 を行う工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項12】 請求項10または請求項11において、

前記第2熱処理は900~1200℃で行われることを特徴とする半導体装置 の作製方法。

【請求項13】 請求項10乃至請求項12のいずれか1項において、

前記第2熱処理はファーネスアニール処理であることを特徴とする半導体装置 の作製方法。

【請求項14】 請求項11乃至請求項13のいずれか1項において、

前記第2熱処理は酸素又は酸素化合物の濃度を10ppm以下とした還元雰囲気中で行われることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

[0001]

【発明が属する技術分野】

本発明は半導体薄膜を利用した半導体装置に関する技術であり、特に結晶性珪素膜を利用した薄膜トランジスタ (Thin Film Transistor: TFT) で構成する

半導体装置及びその作製方法に関する。

[0002]

なお、本明細書において、半導体装置とは半導体特性を利用して機能する装置 全般を指すものである。従って、TFTの如き単体の半導体素子のみならず、T FTを有する電気光学装置や半導体回路及びそれらを搭載した電子機器も半導体 装置である。

[0003]

【従来の技術】

近年、アクティブマトリクス型液晶表示装置の様な電気光学装置に用いられる TFTの開発が活発に進められている。

[0004]

アクティブマトリクス型液晶表示装置は、同一基板上に画素マトリクス回路と ドライバー回路とを設けたモノリシック型表示装置である。また、さらに γ 補正 回路、メモリ回路、クロック発生回路等のロジック回路を内蔵したシステムオン パネルの開発も進められている。

[0005]

この様なドライバー回路やロジック回路は高速動作を行う必要があるので、活性層として非晶質珪素膜(アモルファスシリコン膜)を用いることは不適当である。そのため、現状では結晶性珪素膜(単結晶シリコン膜又はポリシリコン膜)を活性層としたTFTが検討されている。

[0006]

本出願人は、ガラス基板上に結晶性珪素膜を得るための技術として特開平7-130652号公報記載の技術を開示している。同公報記載の技術は、非晶質珪素膜に対して結晶化を助長する触媒元素を添加し、加熱処理を行うことで結晶性 珪素膜を得るものである。

[0007]

この技術は触媒元素の作用により非晶質珪素膜の結晶化温度を50~100 ℃も引き下げることが可能であり、結晶化に要する時間も1/5~1/10にまで低減することができる。

. [0008]

【発明が解決しようとする課題】

しかしながら、TFTで組む回路に対して従来のLSIに匹敵する回路性能を要求される様になってくると、これまでの技術で形成された結晶性珪素膜では、 仕様を満たすに十分な性能を有するTFTを作製することが困難な状況になって きた。

[0009]

本願発明では単結晶半導体薄膜又は実質的な単結晶半導体薄膜を実現するための技術を提供することを課題とする。なお、実質的な単結晶半導体薄膜とは、結晶粒界や欠陥等のキャリアの移動を阻害する障壁として機能する部分をなくした 多結晶半導体薄膜の如き結晶性半導体薄膜を指す。

[0010]

そして、本願発明の単結晶半導体薄膜又は実質的な単結晶半導体薄膜をチャネル形成領域として有する高性能なTFTを実現させ、そのTFTで組まれた回路を有する高性能な半導体装置を提供することを課題とする。

[0011]

なお、本明細書中では単結晶半導体薄膜、多結晶半導体薄膜及び微結晶半導体 薄膜等の結晶性を有する半導体薄膜をまとめて結晶性半導体薄膜と呼ぶ。

[0012]

【課題を解決するための手段】

本願発明を実施するための構成の一つは、

非晶質半導体薄膜中に当該非晶質半導体薄膜の結晶化を助長する触媒元素を添加する工程と、 紫外光又は赤外光を照射して前記非晶質半導体薄膜を結晶性半導体薄膜に変化させる第1熱処理工程と、 前記結晶性半導体薄膜に対して還元雰囲気中で900~1200℃の第2熱処理工程と、 を有することを特徴とする。

[0013]

上記構成において、第2熱処理は結晶性半導体薄膜の表面に形成された自然酸 化膜(例えば酸化珪素膜)が還元される温度であれば良く、具体的には900~

1.200℃ (好ましくは1000~1100℃) の温度範囲で行われる。また、 処理時間は少なくとも3分以上、3分~2時間、代表的には10分~30分が好 ましい。これは第2熱処理による効果を発揮するために必要な時間である。

[0014]

なお、第2熱処理は結晶性半導体薄膜を島状に加工してから行っても良い。また、熱処理手段はファーネスアニール処理(電熱炉で行うアニール処理)で行う

[0015]

本願発明の特徴は、紫外光又は赤外光の照射による結晶化(以下レーザー結晶化と呼ぶ)技術を利用して結晶性半導体薄膜を形成し、その結晶性半導体薄膜に対して900~1200℃の還元雰囲気中(代表的には水素雰囲気)で熱処理を行う点にある。

[0016]

この場合、結晶化技術として紫外光を用いる場合はエキシマレーザー光又は紫外光ランプから発する強光を用いればよく、赤外光を用いる場合は赤外線レーザーや赤外光ランプから発する強光を用いれば良い。

[0017]

エキシマレーザーとしてはKrF、XeCl、ArFなどを励起ガスとして用いれば良い。また、赤外線レーザーとしてはNd:YAGレーザー、Nd:ガラスレーザー、ルビーレーザーなどを用いることもできる。

[0018]

また、レーザー光のビーム形状は線状に加工したものでも良いし、面状に加工 したものでも良い。線状に加工して用いる場合には、基板の一端から他端に向か ってレーザー光を走査する様なレーザー装置を用いることが好ましい。

[0019]

sec~1 msecとすることが好ましい。200 nsec~1 msecというパルス幅を実現するにはレーザー装置を複数台連結し、各レーザー装置の同期をずらすことで複数パルスの混合した状態を作れば良い。

[0020]

なお、レーザー結晶化させた後の結晶性半導体薄膜に対して行う還元雰囲気中での高温アニールには、まず結晶性半導体薄膜の表面を平坦化する効果がある。 これは表面エネルギーを最小化しようとする半導体原子の増速表面拡散の結果である。

[0021]

この平坦化の効果は結晶性にエキシマレーザー紫外光を照射した場合に非常に 有効である。

[0022]

エキシマレーザーを照射すると、半導体膜は表面から瞬時に溶融し、その後基板への熱伝導のため溶融した半導体膜は基板側から冷却し凝固する。この凝固過程において再結晶化し、大粒径の結晶性半導体膜となる。しかし、いったん溶融させるため、体積膨張がおこるため半導体膜表面に凹凸(リッジ)が生ずる。トップゲート型のTFTの場合には、凹凸のある表面がゲート絶縁膜との界面となるため、素子特性が大きく左右される。

[0023]

以下に、本発明人による実験結果を用いて、本発明の高温アニールの効果を説明する。

[0024]

まず、実験手順を説明する。石英基板に非晶質珪素膜を厚さ $50\,\mathrm{nm}$ 成膜した。成膜には、減圧CVD法を用い、成膜ガスとして、ジシラン($\mathrm{Si}_2\mathrm{H}_6$)(流量 $250\,\mathrm{sccm}$)、ヘリウム(He)(流量 $300\,\mathrm{sccm}$)とした。基板温度 $465\,\mathrm{C}$ 、成膜時の圧力は $0.5\,\mathrm{torr}$ とした。

[0025]

非晶質珪素膜表面をバッファードフッ酸でエッチングして自然酸化膜や汚染物を除去した。つぎに、XeClエキシマレーザー光を照射して、非晶質珪素膜を

結晶化した。レーザー照射時の雰囲気は大気中であり、また基板温度は室温とし、レーザーエネルギー密度は $4 \circ 0 \circ m J / cm^2 \circ m^2 \circ m^2$

[0026]

そして、結晶性珪素膜を高温アニール処理した。高温アニール処理の条件は以下のようにした。雰囲気は100%の水素とし、真空度は700torr、アニール温度は1000℃、アニール時間は25分とした。なお高温アニール処理前に、結晶性珪素膜をフッ酸でウェットエッチング処理して、表面の自然酸化膜や汚染物を除去した。

[0027]

高温アニールの効果を確認するため、高温アニール前後の結晶性珪素膜の表面をSEMで観察した、図10に高温アニール前の観察写真を、図11に高温アニール後の観察写真を示す。図10、図11からも明らかなように、表面形状が高温アニール前後で明らかに異なっている。

[0028]

更に珪素膜の表面形状をAFM(原子間力顕微鏡)でも観察した。図12に高温アニール前の結晶性珪素膜のAFMによる観察像を示し、図13に高温アニール後の結晶性珪素膜のAFMによる観察像を示す。なお、観察範囲は図12、図13とも1.5μm×1.5μmの矩形の領域である。

[0029]

図12、図13から明らかなように、高温アニールの前後で結晶性珪素膜の表面形状は明らかに異なっている。高温アニール前・後とも結晶性珪素膜表面に凹凸があるが、高温アニール前では凸部が急峻でその頂部は尖っており、全体的に鋸歯状を呈している。このような凸部を有する表面がゲート絶縁膜とチャネル形成領域の界面となると、素子の特性に非常に悪影響を及ぼすと考えられる。対照的に、高温アニール後の凸部はなめらかであり、頂部は丸みを帯びているため、ゲート絶縁膜/チャネル形成領域界面特性は高温アニール前よりも改善される。

[0030]

図10~図13に示す観察像からでも、高温アニールよって結晶化珪素膜の表

面が平坦化、平滑化されることが理解できるが、更に、高温アニール前後の表面 形状の差異を定量化するため、AFM像の高さのHistogram(ヒストグラム)分 布を算出した。更にこのHistogram分布のBearing Ratio曲線を算出した。Bearin g Ratio曲線とはHistoram分布の累積度数を示すカーブである。

[0031]

図14、図15にAFM像の高さのヒストグラムとBearing Ratio曲線を示す。図14は高温アニール前のデータであり、ヒストグラムのピッチはおよそ0. 16nmである。図15には高温アニール後のデータであり、ヒストグラムのピッチはおよそ0.

[0032]

AFMによる測定領域は1. $5 \mu m \times 1$. $5 \mu m$ である。Bearing Ratio曲線とはヒストグラムのデータの累積度数を表した曲線である。図14、図15の曲線は高さの最大値から累積したものであり、最大値から任意の高さの面積が全面積に占める割合(%)を示している。また、図14、図15において、グラフ中の点線で示す水平線はP-V値(Peak to Valley、高さの最大値と最小値の差分)の1/2の値を示す。

[0033]

更に、高温アニール前後の珪素膜において、それぞれ10の領域($1.5 \mu m$ × $1.5 \mu m$ の矩形の領域)でAFM像を観察し、各観察領域での 2^{-1} (P-V 値)におけるBearing Ratioを算出した。各観察領域におけるBearing Ratioとその統計データを図1.6に示す。

[0034]

図14、図15の曲線を比較すると、高温アニール前の高さ分布は低部側に偏っているが、高温アニール後ではその偏りが高いほうヘシフトして、ヒストグラムはP-Vの1/2の位置に対して対称的になっている。このことはBearing Ratio曲線から容易に理解できる。

[0035]

高さが 2^{-1} (P-V) におけるBearing Ratioは図14では約20%であり、図15では約51%である。即ち、高さが最高値から 2^{-1} (P-V値) の範囲に

ある領域の面積が全面積に占める割合は、高温アニール前は約20%であるのに対して、高温アニール後は約51%である。この割合の違いからも、高温アニールによって、尖っていた頂部が丸みを帯びて、珪素膜の表面が平滑にされたことが理解できる。

[0036]

そこで本発明では、結晶性珪素膜の表面形状を 2^{-1} (P-V値) におけるBear ing Ratioで定量化し、実験結果から 2^{-1} (P-V値) におけるBear ing Ratio、即ち所定の観察領域において、高さが最大値から 2^{-1} (P-V値) の範囲にある領域が占める割合は、高温アニール前の膜では $6\sim2$ 8%の範囲にあり、高温アニール後の膜は29 \sim 72%と推定される。

[0037]

なお、このBearing Ratioの範囲は図16の統計データから設定したものであり、 2^{-1} (P-V値) におけるBearing Ratioの平均値± 3σ から算出した値である。また、Bearing Ratioは高さの最大値から累積した値である。

[0038]

以上述べたように、本発明では、エキシマレーザーなど紫外光によって結晶化された結晶性半導体膜は表面が溶融されて結晶化されるため、所定の領域に対して高さが最大値から最大値と最小値の差分の1/2の範囲にある領域が占める割合は6~28%となるが、この結晶性半導体膜を高温アニールよって処理することにより、この領域の占める割合が29~72%へと変化し、膜表面の凸部の頂部を緩やかにすることができる。

[0039]

以上述べた実験は非晶質珪素膜にエキシマレーザーを照射した例であるが、本発明の結晶性珪素膜に照射した場合もほぼ同様な表面形状になると考えられる。本発明では高温アニール前のBearing Ratioは実験結果よりも大きくなると考えられ、高温アニール後のBearing Ratioは29~72%、代表的には35~60%の範囲にある予測される。

[0040]

また、同時にこの工程は結晶粒界や結晶粒内に存在する欠陥を著しく低減する

といった効果をも有する。これは水素による未結合手の終端効果と、水素による 不純物の除去効果及びそれに伴う半導体原子同士の再結合とによる。そのため、 これらの効果を効率良く発揮させるためには、上述の様な処理時間が必要となる

[0041]

従って、この還元雰囲気中における熱処理工程はファーネスアニールで行う必要がある。紫外光又は赤外光を照射することによって熱処理を行うと再結晶化が非平衡状態で進行するため結晶粒界や結晶粒内に応力や応力に起因する欠陥を生じるため好ましくない。その点、ファーネスアニールならば平衡状態で再結晶化が進行するのでその様な問題を避けることができる。

[0042]

なお、レーザー結晶化に際して非晶質半導体薄膜中に当該非晶質半導体薄膜の 結晶化を助長する触媒元素を添加しておくこともできる。

[0043]

また、他の発明の構成は、

絶縁表面を有する基板上に非晶質半導体薄膜を形成する工程と、

紫外光又は赤外光を照射して前記非晶質半導体薄膜を結晶性半導体薄膜に変化 させる第1熱処理工程と、

前記結晶性半導体薄膜に対してハロゲン元素を含む還元雰囲気中で第2熱処理 を行う工程とを有し、

前記非晶質半導体薄膜を形成する工程の前に、前記絶縁表面を有する基板上に 当該非晶質半導体薄膜の結晶化を助長する触媒元素を添加する工程を有すること を特徴とする。

[0044]

この構成において第2熱処理は900~1200℃の温度で行われる。この工程はハロゲン元素による金属元素のゲッタリング作用を狙ったものであり、結晶性半導体薄膜中に存在する金属元素(非晶質半導体薄膜の結晶化を助長する触媒元素を含む)をハロゲン化して除去することを目的としている。

[0045]

・【発明の実施の形態】

以上の構成からなる本願発明の実施形態について、以下に記載する実施例でもって詳細な説明を行うこととする。

[0046]

【実施例】

[0047]

まず、基板101として石英基板を用意した。基板101としては耐熱性の高い材料を選択しなければならない。石英基板の代わりにシリコン基板、セラミックス基板、結晶化ガラス基板等の耐熱性の高い材料を用いることもできる。

[0048]

ただし、石英基板を用いる場合は下地膜を設けても設けなくても良いが、他の材料を用いる時は下地膜として絶縁膜を設けることが好ましい。絶縁膜としては、酸化珪素膜(SiOx)、窒化珪素膜(SixNy)、酸化窒化珪素膜(SiOx Ny)、窒化アルミニウム膜(AlxNy)のいずれか若しくはそれらの積層膜を用いると良い。

[0049]

また、耐熱性金属層と酸化珪素膜とを積層した下地膜を用いると放熱効果が大幅に高まるので有効である。放熱効果は上述の窒化アルミニウム膜と酸化珪素膜との積層構造でも十分な効果を示す。

[0050]

非晶質珪素膜の成膜は本実施例では成膜ガスとしてジシラン(Si_2H_6)を用いた減圧熱CVD法により $20\sim60$ nm厚の非晶質珪素膜203を形成した。この時、膜中に混入するC(炭素)、N(窒素)及びO(酸素)といった不純物の濃度を管理することが重要である。これらの不純物が多く存在すると結晶化の進行が妨げられるからである。

[0051]

本出願人は炭素及び窒素の濃度が 5×10^{18} atoms/cm 3 以下(好ましくは 5×10^{18} atoms/cm 3 以下)、酸素の濃度が 5×10^{18} atoms/cm 3 以下(好ましくは 5×10^{18} atoms/cm 3 以下)となる様に不純物濃度を管理した。また、金属元素は

 1×1^{10} 0^{17} atoms/cm³以下となる様に管理した。成膜段階でこの様な濃度管理をしておけば、外部汚染さえ防げばTFT作製工程中に不純物濃度が増加する様なことはない。

[0052]

なお、減圧熱CVD法で形成した非晶質珪素膜と同等の膜質が得られるのであればプラズマCVD法を用いても良い。また、非晶質珪素膜の代わりに非晶質珪素膜中にゲルマニウムを含有させたシリコンゲルマニウム(SixGe1-x(0<X<1)で表される)等の非晶質半導体薄膜を用いても良い。その場合、シリコンゲルマニウム中に含まれるゲルマニウムは5atomic%以下となる様にしておくことが望ましい。

[0053]

次に、重量換算で10~10000ppm(本実施例では10ppm)のニッケルを含む酢酸ニッケル塩水溶液をスピンコート法により塗布し、非晶質珪素膜203上にニッケルを含む層204を形成する。なお、スピンコート法を行う前に非晶質珪素膜203上に5~10nm程度の酸化珪素膜を設けておくと濡れ性の改善に効果的である。

[0054]

ニッケルを含む層204を形成したら、450℃1時間の水素だし工程を行う。この工程は非晶質珪素膜203中にニッケルを添加する工程と考えることができる。またこの時、非晶質珪素膜203中へニッケルが拡散し、水素脱離が促進されるという効果もある。

[0055]

こうして図1 (A) の状態が得られたら、X線励起のX e C 1 エキシマレーザー光を用いて非晶質珪素膜 2 0 3 の結晶化を行った。本実施例ではレーザー照射エリアが 1 0 cm× 1 0 cmで、レーザーエネルギー密度を 3 5 0 mJ/cm²とし、レーザー光のパルス幅を 4 0 0 nsecとした。こうして結晶性珪素膜 2 0 5 を得た。(図1 (B))

[0056]

この結晶化工程では、まずニッケルシリサイドを核とした核生成が起こり、次

第に核が成長して全体が結晶化する。本実施例の場合、レーザー光のパルス幅は 4 0 Onsecと長めに設定してあるので、十分な結晶成長を行わせることが可能で ある。また、パルス幅の短いレーザー光照射に較べて熱処理時間が長くなるので 、応力等に起因する欠陥を生じにくいという利点がある。

[0057]

次に、還元雰囲気中で900~1200℃ (好ましくは1000~1150℃) の温度範囲の熱処理工程 (第2熱処理) を行った。本実施例では水素雰囲気中で1050℃、20分の加熱処理を行った。 (図1(C))

[0058]

還元雰囲気としては水素雰囲気、アンモニア雰囲気、水素又はアンモニアを含む不活性雰囲気(水素と窒素又は水素とアルゴンの混合雰囲気など)が望ましいが、不活性雰囲気でも結晶性珪素膜の表面の平坦化は可能である。しかし、還元作用を利用して自然酸化膜の還元を行うとエネルギーの高いシリコン原子が多く発生し、結果的に平坦化効果が高まるので好ましい。

[0059]

ただし、特に注意が必要なのは雰囲気中に含まれる酸素又は酸素化合物(例えばOH基)の濃度を10ppm以下(好ましくは1ppm以下)にしておくことである。さもないと水素による還元反応が起こらなくなってしまう。

[0060]

こうして結晶性珪素膜106を得た。結晶性珪素膜106は900~1200 ℃という高い温度における水素熱処理によって非常に表面が平坦化された。また 、高い温度で熱処理されるので、結晶粒内には殆ど積層欠陥等が存在しなかった

[0061]

本実施例ではこうして得られた結晶性珪素膜106をチャネル形成領域として 有する薄膜トランジスタを複数形成し、その様な薄膜トランジスタで様々な回路 を組んで半導体回路、電気光学装置、電子機器等の半導体装置を作製する。

[0062]

以下に、図2を用いて薄膜トランジスタの作製工程を説明する。

. [0063]

こうして実質的に単結晶と見なせる結晶性珪素膜106が得られたら、次に結晶性珪素膜103をパターニングして活性層111を形成した。なお、本実施例では活性層111を形成する前に水素雰囲気中での熱処理を行っているが、活性層を形成した後に行うこともできる。その場合、パターン化されていることによって結晶性珪素膜に発生する応力が緩和されるため好ましい。

[0064]

そして熱酸化工程を行って活性層111の表面に10nm厚の酸化珪素膜112 を形成した。この酸化珪素膜112はゲート絶縁膜として機能する。また、活性 層111は5nmの厚さだけ膜減りするため膜厚は30nmとなった。最終的に5~ 40nm厚の活性層111(特にチャネル形成領域)が残る様に、熱酸化による膜 減りを考慮して非晶質珪素膜103(出発膜)の膜厚を決定しておくことが必要 である。

[0065]

酸化珪素膜112を形成したら、その上に導電性を有する多結晶珪素膜を形成し、パターニングによりゲート配線106を形成した。 (図2(A))

[0066]

なお、本実施例ではゲート配線としてN型導電性を持たせた多結晶珪素膜を利用するが、材料はこれに限定されるものではない。特に、ゲート配線の抵抗を下げるにはタンタル、タンタル合金又はタンタルと窒化タンタルとの積層膜を用いることも有効である。さらに低抵抗なゲート配線を狙うならば銅や銅合金を用いても有効である。

[0067]

図2(A)の状態が得られたら、N型導電性又はP型導電性を付与する不純物を添加して不純物領域114を形成した。この時の不純物濃度は後のLDD領域の不純物濃度を鑑みて決定した。本実施例では1×10¹⁸atoms/cm³の濃度で砒素を添加したが、不純物も濃度も本実施例に限定される必要はない。

[0068]

次に、ゲート配線113の表面に5~10nm程度の薄い酸化珪素膜115を形

成した。これは熱酸化法やプラズマ酸化法を用いて形成すれば良い。この酸化珪素膜108の形成には、次のサイドウォール形成工程でエッチングストッパーとして機能させる目的がある。

[0069]

エッチングストッパーとなる酸化珪素膜115を形成したら、窒化珪素膜を形成してエッチバックを行い、サイドウォール116を形成した。こうして図2(B)の状態を得た。

[0070]

なお、本実施例ではサイドウォールとして窒化珪素膜を用いたが、多結晶珪素 膜や非晶質珪素膜を用いることもできる。勿論、ゲート配線の材料が変われば、 それに応じてサイドウォールとして用いることのできる材料も変わることは言う までもない。

[0071]

次に、再び先程と同一導電型の不純物を添加した。この時に添加する不純物濃度は先程の工程よりも高い濃度とした。本実施例では不純物として砒素を用い、濃度は 1×10^{21} atoms/cm 3 とするがこれに限定する必要はない。この不純物の添加工程によりソース領域110、ドレイン領域111、LDD領域112及びチャネル形成領域113が画定した。(図2(C))

[0072]

こうして各不純物領域が形成されたらファーネスアニール、レーザーアニール 又はランプアニール等の熱処理により不純物の活性化を行った。

[0073]

次に、ゲート配線113、ソース領域117及びドレイン領域118の表面に 形成された酸化珪素膜を除去し、それらの表面を露呈させた。そして、5nm程度 のコバルト膜(図示せず)を形成して熱処理工程を行った。この熱処理によりコ バルトとシリコンとの反応が起こり、シリサイド層(コバルトシリサイド層)1 14が形成された。(図2(D)))

[0074]

この技術は公知のサリサイド技術である。従って、コバルトの代わりにチタン

やタングステンを用いても構わないし、熱処理条件等は公知技術を参考にすれば 良い。本実施例では赤外光を照射して熱処理工程を行った。

[0075]

こうしてシリサイド層121を形成したら、コバルト膜を除去した。その後、 1 μm厚の層間絶縁膜122を形成した。層間絶縁膜122としては、酸化珪素 膜、窒化珪素膜、酸化窒化珪素膜又は樹脂膜(ポリイミド、アクリル、ポリアミ ド、ポリイミドアミド、ベンゾシクロブテン(BCB)等)を用いれば良い。ま た、これらの絶縁膜を自由な組み合わせで積層しても良い。

[0076]

次に、層間絶縁膜122にコンタクトホールを形成してアルミニウムを主成分とする材料でなるソース配線123及びドレイン配線124を形成した。最後に素子全体に対して水素雰囲気中で300℃2時間のファーネスアニールを行い、水素化を完了した。

[0077]

こうして、図2(D)に示す様なTFTが得られた。なお、本実施例で説明した構造は一例であって本願発明を適用しうるTFT構造はこれに限定されない。 従って、公知のあらゆる構造のTFTに対して適用可能である。また、結晶性珪素膜106を形成した以降の工程における数値条件も本実施例に限定される必要はない。さらには、公知のチャネルドープ工程(しきい値電圧を制御するための不純物添加工程)を本実施例のどこかに導入してもなんら問題はない。

[0078]

[0079]

また、本願発明はトップゲート構造に限らず、逆スタガ型TFTに代表される

ボトムゲート構造に対しても容易に適用することが可能であることは言うまでもない。

[0080]

また、本実施例ではNチャネル型TFTを例にとって説明したが、公知技術と組み合わせればPチャネル型TFTを作製することも容易である。さらに公知技術を組み合わせれば同一基板上にNチャネル型TFTとPチャネル型TFTとを形成して相補的に組み合わせ、CMOS回路を形成することも可能である。

[0081]

さらに、図2(D)の構造においてドレイン配線117と電気的に接続する画素電極(図示せず)を公知の手段で形成すればアクティブマトリクス型表示装置の画素スイッチング素子を形成することも容易である。

[0082]

即ち、本願発明は液晶表示装置やEL(エレクトロルミネッセンス)表示装置などのアクティブマトリクス型の電気光学装置を作製する際にも実施することが可能である。

[0083]

なお、非晶質珪素膜の結晶化を助長する触媒元素としてニッケル(Ni)の代わりに、コバルト(Co)、鉄(Fe)、パラジウム(Pd)、白金(Pt)、銅(Cu)、金(Au)といった格子侵入型の触媒元素又はゲルマニウム(Ge)、鉛(Pb)、錫(Sn)といった格子置換型(又は溶融型)の触媒元素を用いることができる。

[0084]

また、本実施例では非晶質珪素膜の形成後にその表面側(ゲート絶縁膜との界面側)にニッケルを含む層を形成した例を示したが、予め非晶質珪素膜の下地膜表面にニッケルを含む層を形成しておき、その上に非晶質珪素膜を成膜してレーザー結晶化を行うこともできる。その場合、非晶質珪素膜の裏面側(下地膜との界面側)からニッケルが添加されることになる。

[0085]

〔活性層の結晶構造に関する知見〕 上記作製工程に従って形成した活性層は、

微視的に見れば複数の針状又は棒状の結晶(以下、棒状結晶と略記する)が集まって並んだ結晶構造を有していると考えられる。このことはTEM(透過型電子顕微鏡法)による観察で容易に確認することができる。更に、結晶粒界における結晶格子の連続性が非常に高い結晶構造を有していることも予測される。

[0086]

この結晶粒界の連続性は電子線回折、X線回折を利用して確認することができる。結晶格子の連続性が高い結晶性珪素でなる活性層の表面(チャネルを形成する部分)が結晶軸に多少のずれが含まれているものの主たる配向面が {110} 面でり、 {110} 面に対応する回折斑点がきれいに現れているが、各斑点は同心円上に分布を持つことになる。

[0087]

その様子を模式的に図8に示す。図8(A)は電子線回折パターンの一部を模式的に示した図である。図8(A)において、701で示される複数の輝点は〈110〉入射に対応する回折スポットである。複数の回折スポット701は電子線照射エリアの中心点702を中心にして同心円上に分布している。

[0088]

ここで、点線で囲まれた領域703を拡大したものを図8(B)に示す。図8(B)に示す様に、照射エリアの中心点702に対して回折スポット701が分布(ゆらぎ)を持っていることが判る。

[0089]

電子線照射エリアの中心点702から回折スポット701に対して引いた接線704と、電子線照射エリアの中心点702と回折スポットの中心点705とを結ぶ線分とがなす角は2°以下になる。この時、接線は2本引けるので、回折スポット701の広がりは結局±2°以内の範囲に収まることになる。

[0090]

この傾向は実際の電子線回折パターンの全域で見受けられ、全体としては±2° 以内(典型的には±1.5°以内、好ましくは±0.5°以内)に収まっている。回折 スポットが分布を持つとはこの様なことを指している。

[0091]

また、この様な回折スポットの分布は、同一の結晶軸を有する個々の結晶粒が互いに結晶軸周りに回転した配置で集合している際に現れることが知られている。即ち、ある結晶面内に含まれる特定の軸(軸Aと呼ぶ)と、隣接する他の結晶面内に含まれる軸Aと等価な軸(軸Bと呼ぶ)とがなす角を回転角と呼ぶと、その回転角に相当する分だけ回折スポットの現れる位置がずれるのである。

[0092]

従って、複数の結晶粒が互いにある回転角を持った位置関係で集合している場合 、個々の結晶粒が示す回折スポットの集合体として一つの電子線回折パターンを 観察することができる。

[0093]

 $\pm 2^\circ$ 以内(典型的には $\pm 1.5^\circ$ 以内、好ましくは $\pm 0.5^\circ$ 以内)の範囲で回折スポットが広がりを持つ場合、隣接する結晶粒の間では等価な軸がなす回転角の絶対値が 4° 以内(典型的には 3° 以内、好ましくは 1° 以内)であることを意味している。

[0094]

なお、結晶軸が〈110〉軸の場合、結晶面内に含まれる等価な軸としては〈111〉軸が挙げられるが、本願発明の結晶性半導体薄膜では〈111〉軸同士が70.5 (又は70.4という説もある)の回転角をもって接した結晶粒界が多く見られる。この場合も等価な軸が70.5°±2°の回転角をもっていると考えられる。

[0095]

即ち、このような場合には、結晶粒の間では、等価な軸又は等価な軸に対して70.5°の回転関係にある軸がなす回転角の絶対値が4°以内(典型的には3°以内、好ましくは1°以内)であるとも言える。

[0096]

また、結晶粒界をHR-TEM(高分解能透過型電子顕微鏡法)により観察して、結晶粒界において結晶格子に連続性があることを確認することもできる。HR-TEMでは、観察される格子縞が結晶粒界において連続的に繋がっているか、否かが容易に確認できる。

. [0097]

なお、結晶粒界における結晶格子の連続性は、その結晶粒界が「平面状粒界」と呼ばれる粒界であることに起因する。本明細書における平面状粒界の定義は、「Characterization of High-Efficiency Cast-Si Solar Cell Wafersby MBIC Measurement; Ryuichi Shimokawa and Yutaka Hayashi, Japanese Journal of Applied Physics vol.27, No.5, pp.751-758, 1988」に記載された「Planar boundary」である。

[0098]

上記論文によれば、平面状粒界には双晶粒界、特殊な積層欠陥、特殊なtwist 粒界などが含まれる。この平面状粒界は電気的に不活性であるという特徴を持つ。即ち、結晶粒界でありながらキャリアの移動を阻害するトラップとして機能しないため、実質的に存在しないと見なすことができる。

[0099]

特に結晶軸(結晶面に垂直な軸)が〈110〉軸である場合、{211} 双晶粒 界は Σ 3の対応粒界とも呼ばれる。 Σ 値は対応粒界の整合性の程度を示す指針と なるパラメータであり、 Σ 値が小さいほど整合性の良い粒界であることが知られ ている。

[0100]

本出願人が本願発明の方法を実施して得た結晶性珪素膜は、結晶粒界の殆ど(90%以上、典型的には95%以上)が∑3の対応粒界、即ち{211} 双晶粒界にすることができる。

[0101]

二つの結晶粒の間に形成された結晶粒界において、両方の結晶の面方位が $\{110\}$ である場合、 $\{111\}$ 面に対応する格子縞がなす角を θ とすると、 $\theta=70$.5° の時に Σ 3 の対応粒界となることが知られている。

[0102]

本願発明の結晶性珪素膜は、結晶粒界において隣接する結晶粒の各格子縞が約70.5°の角度をもって連続した、即ち結晶粒界が{211} 双晶粒界である結晶性珪素膜とであるという結論に辿り着いた。

. [0103]

なお、 $\theta = 38.9$ ° の時には $\Sigma 9$ の対応粒界となるが、この様な他の結晶粒界も存在した。

[0104]

この様な対応粒界は、同一面方位の結晶粒間にしか形成されない。即ち、結晶性 珪素膜は面方位が概略 {110}で揃っている場合に初めて、広範囲に渡ってこ の様な対応粒界が形成される。

[0105]

この様な結晶構造(正確には結晶粒界の構造)は、結晶粒界において異なる二つの結晶粒が極めて整合性よく接合していることを示している。即ち、結晶粒界において結晶格子が連続的に連なり、結晶欠陥等に起因するトラップ準位を非常に作りにくい構成となっている。従って、この様な結晶構造を有する結晶性半導体薄膜は実質的に結晶粒界が存在しない見なすことができる。

[0106]

またさらに、図1 (B) に示す還元雰囲気における熱処理工程によって結晶粒内に存在する欠陥が殆ど消滅させることができる。これはこの熱処理工程の前後で欠陥数が大幅に低減されていることから確認できる。

[0107]

この欠陥数の差は電子スピン共鳴分析 (Electron Spin Resonance: ESR) によってスピン密度の差として測定される。実施例1の作製工程によって、結晶性 珪素膜のスピン密度は少なくとも 5×1017spins/cm3以下 (好ましくは 3×1017spins/cm3以下) とすることができる。ただし、この測定値は現存する測定装置の検出限界に近いので、実際のスピン密度はさらに低いと予想される。

[0108]

また、この熱処理工程は還元雰囲気、特に水素雰囲気で行われるので僅かに残った欠陥も水素終端されて不活性化している。従って、結晶粒内の欠陥は実質的に存在しないと見なしてよいと考える。

[0109]

以上の事から、本願発明を実施することで得られた結晶性半導体薄膜は結晶粒内

及び結晶粒界が実質的に存在しないため、単結晶半導体薄膜又は実質的な単結晶 半導体薄膜と考えて良い。

[0110]

【TFTの電気特性に関する知見】 上述した粒界の連続性の高い結晶性珪素膜で作製されたTFTは純粋な単結晶珪素を用いたMOSFETに匹敵する電気特性を示す。

[0111]

(1)スイッチング性能(オン/オフ動作切り換えの俊敏性)の指標となるサブスレッショルド係数が、Nチャネル型TFTおよびPチャネル型TFTともに60~100mV/decade (代表的には60~85mV/decade)と小さい。(2)TFTの動作速度の指標となる電界効果移動度(μ F E)が、Nチャネル型TFTで 200~65 0cm²/Vs (代表的には300~500cm²/Vs)、Pチャネル型TFTで100~300cm²/Vs (代表的には 150~200cm²/Vs) と大きくすることが可能である。(3)TFTの駆動電圧の指標となるしきい値電圧(V t h)が、Nチャネル型TFTで-0.5~1.5 V、Pチャネル型TFTで-1.5~0.5 Vと小さくすることができる。

[0112]

以上の様に、極めて優れたスイッチング特性および高速動作特性が実現可能であることが確認されている。

[0113]

「回路特性に関する知見」 例えば、リングオシレータによる周波数特性が上げられる。。リングオシレータとはCMOS構造でなるインバータ回路を奇数段リング状に接続した回路であり、インバータ回路1段あたりの遅延時間を求めるのに利用される。リングオシレータの構成は次の様になっている。 段数:9段 TFTのゲイト絶縁膜の膜厚:30nm及び50nm TFTのゲイト長: 0.6μm この様なリングオシレータによって発振周波数は最大値で1.04GHzとすることができる。

[0114]

またLSI回路のTEGの一つであるシフトレジスタを作製して動作周波数は、 ゲイト絶縁膜の膜厚30nm、ゲイト長 0.6μm、電源電圧 5 V、段数 5 0 段のシフ

トレジスタ回路の場合では、100 MHzの出力パルスを発生させることが可能である。

[0115]

以上の様なリングシレータおよびシフトレジスタの驚異的なデータは、上述した 連続性のある結晶粒界をもつ結晶性珪素を用いたTFTが単結晶シリコンを利用 したIGFETに匹敵する、若しくは凌駕する性能を有していることを示してい る。

[0116]

(実施例2) 本実施例では、実施例1において還元雰囲気中における900 ~1200℃の熱処理工程を行う際に結晶性珪素膜中のニッケルを除去する工程 を兼ねる場合について説明する。

[0117]

本実施例では水素雰囲気中に $0.1\sim5$ wt%のハロゲン化水素(代表的には塩化水素)を混合した雰囲気中で $900\sim1200$ Cの熱処理工程を行った。ハロゲン化水素としては他にもNF₃やHBr などを用いることもできる。

[0118]

本実施例を採用することで、結晶性珪素膜中から触媒元素を除去又は低減することができる。触媒元素の濃度は 1×10^{17} atoms/cm 3 以下にまで低減されるので、触媒元素の存在によってTFT特性(特にオフ電流値)がばらつく様なことを防ぐことができる。

[0119]

(実施例3) 本実施例では、実施例1において還元雰囲気中における900 ~1200℃の熱処理工程を行う前に、結晶性珪素膜中からニッケルを除去する 工程を行う場合の例について説明する。

[0120]

本実施例の場合、膜中のニッケルを除去するためにハロゲン元素のゲッタリング作用を利用した。これはハロゲン元素とニッケルとが化合することで揮発性のハロゲン化ニッケルになることを利用した技術である。この技術の詳細は特開平9-312260号公報に記載されているが、結晶性珪素膜をハロゲン元素を含

む雰囲気中に置き、700~1150℃(代表的には950~1100℃)の熱 処理工程を0.5~8時間程度行うという構成から成り立つ。

[0121]

本実施例では酸素と塩化水素とを混合したガス中に処理基板を置き、950 $^{\circ}$ $^{\circ}$ 1 時間の熱処理工程を行った。この工程により結晶性珪素膜中に残存するニッケル濃度を 1×10^{17} $^{\circ}$ $^{\circ}$ $^{\circ}$ 以下にまで低減することができた。なお、 1×1 $^{\circ}$ $^{\circ}$ $^{\circ}$ $^{\circ}$ 付近はSIMS(質量二次イオン分析)であるため、実際には 1×10^{14} $^{\circ}$ $^{\circ}$

[0122]

また、このハロゲン元素によるゲッタリング工程は還元雰囲気中における90 0~1200℃の熱処理工程の前に行っても後に行っても良い。

[0123]

本実施例を採用することで、結晶性珪素膜中から触媒元素を除去又は低減することができる。触媒元素の濃度は 1×10^{17} atoms/cm 3 以下にまで低減されるので、触媒元素の存在によってTFT特性(特にオフ電流値)がばらつく様なことを防ぐことができる。なお、本実施例は実施例3と組み合わせても良い。

[0124]

(実施例4) 本実施例では、実施例1において還元雰囲気中における900 ~1200℃の熱処理工程を行う前にニッケルを除去するに際して実施例4とは 異なる手段を用いる場合について説明する。

[0125]

説明には図3を用いる。まず、実施例1に示された工程を経て非晶質珪素膜の結晶化を行った。そうして形成した結晶性珪素膜301上に酸化珪素膜でなるマスク302を形成した。このマスク302には開口部303が設けられている。

(図3 (A))

[0126]

次に、マスク302をマスクとして15族から選ばれた元素(本実施例ではリン)を添加した。添加方法はイオン注入法、プラズマドーピング法、気相拡散法

など公知のどの様な手段を用いても構わない。(図3(B))

[0127]

こうしてマスク302の開口部303によって露呈した結晶性珪素膜中にリンが添加された領域304が形成された。本実施例ではこの領域を便宜上ゲッタリング領域と呼ぶことにする。ゲッタリング領域304に含まれるリン濃度は $1\times10^{19}\sim1\times10^{21}$ atoms/cm 3 となる様にリンの添加量を調節した。

[0128]

ゲッタリング領域304を形成した後、 $550\sim750$ \mathbb{C} (好ましくは600 ~650 \mathbb{C}) の温度範囲で $2\sim24$ 時間 (好ましくは $8\sim12$ 時間) の熱処理を行うことでゲッタリング工程を行った。本実施例では600 \mathbb{C} 12 時間の熱処理工程を行った。(図3(C))

[0129]

その結果、結晶性珪素膜301中に含まれていたニッケルはゲッタリング領域304で捉えられ(ゲッタリングされ)、ニッケル濃度の大幅に低減された結晶性珪素膜305中に含まれるニッケル濃度は、 1×10^{17} atoms/cm³以下であった。ただし、実施例3でも述べた様に 1×10^{17} atoms/cm³付近はSIMS(質量二次イオン分析)であるため、実際には 1×10^{16} atoms/cm³以下くらいまでは低減されていると予想される。

[0130]

次に、パターニングを施して結晶性珪素膜305のみでなる活性層306、307を形成した。そして、水素雰囲気中において1050℃1時間の熱処理工程を行い、活性層表面の平坦化と結晶性の改善とを行った。勿論、熱処理条件は本 実施例に限定されず、実施例1と同様の条件から選択できる。

[0131]

活性層を形成してから水素アニール(水素を含む雰囲気中での熱処理)を行ったのは、ゲッタリング領域304が残ったまま800℃を超える熱処理を行うと、リンが結晶性珪素膜305の方へと逆拡散してしまうからである。本実施例の様にゲッタリング領域304を完全に除去してから水素アニールを行った方が、チャネル形成領域にリンが混入しないので望ましい。

. [0132]

こうして図3(D)の状態を得たら、後は実施例1に示した作製工程に従って TFTを作製すれば良い。勿論、公知の他の手段によりTFTを作製しても本願 発明の効果を損ねるものではない。

[0133]

また、図3(B)の工程(ゲッタリング工程)を行う前に結晶性珪素膜に対して紫外光又は赤外光を照射する工程を行っても構わない。こうすることでリンが活性化され、ゲッタリング効率が高まる。

[0134]

また、リンを添加してからマスク302を除去し、その後で紫外光又は赤外光 を照射することもできる。こうすることでリンの活性化とニッケルの拡散とが行 われ、さらにゲッタリング効率を高めることが可能となる。

[0135]

また、非晶質珪素膜の結晶化が終了した直後に還元雰囲気中における900~ 1200℃の熱処理工程を行い、その後で本実施例に示したゲッタリング工程を 行っても良い。

[0136]

なお、本実施例は実施例2又は実施例3と組み合わせても良い。

[0137]

(実施例5) 本実施例ではリンを用いて触媒元素(本実施例ではニッケル)をゲッタリングする上で、ソース領域及びドレイン領域を利用する場合の例について説明する。説明には図4を用いる。

[0138]

まず実施例1に示した工程を含むTFT作製工程に従ってNチャネル型TFT401及びPチャネル型TFT402を形成した。TFT作製工程は実施例1に従った。なお、Pチャネル型TFTの作製工程例については実施例1で説明していないが、構造はNチャネル型TFTと同一であるので、活性層に添加する不純物の導電型を13族から選ばれた元素(代表的にはボロン)に変えれば良い。

[0139]

こうして図4(A)の状態を得た。Nチャネル型TFT401のソース領域403及びドレイン領域404は5× 10^{20} atoms/cm 3 の濃度でリンが添加されて形成されている。また、Pチャネル型TFT402のソース領域405及びドレイン領域406は5× 10^{20} atoms/cm 3 の濃度のリンと1.5× 10^{21} atoms/cm 3 の濃度のボロンとが添加されている。

[0140]

次に図4(A)の状態で500~650℃、1~12時間(本実施例では550℃1時間)の熱処理工程(ゲッタリング工程)を行った。この時、ソース領域403、405及びドレイン領域404、406が各々ゲッタリング領域として機能した。Pチャネル型TFT405側では、リンよりもボロンの濃度の方が高いにも関わらず良好にニッケルをゲッタリングすることが可能であった。

[0141]

このゲッタリング工程では、ゲート配線直下のチャネル形成領域から隣接するソース領域及びドレイン領域に向かって、ニッケルが移動してゲッタリングされる。そのため、チャネル形成領域中のニッケル濃度は $1 \times 10^{17} \mathrm{atoms/cm}^3$ 以下(おそらくは $1 \times 10^{16} \mathrm{atoms/cm}^3$ 以下)にまで低減された。

[0142]

なお、本実施例に示したゲッタリング工程は実施例2〜実施例5のどの実施例 とも組み合わせることが可能である。

[0143]

(実施例6) 本実施例では、本願発明によって作製された反射型液晶表示装置の例を図5に示す。画素TFT(画素スイッチング素子)の作製方法やセル組工程は公知の手段を用いれば良いので詳細な説明は省略する。

[0144]

図5 (A) において11は絶縁表面を有する基板(酸化珪素膜を設けたセラミックス基板)、12は画素マトリクス回路、13はソースドライバー回路、14はゲイトドライバー回路、15は対向基板、16はFPC(フレキシブルプリントサーキット)、17は信号処理回路である。信号処理回路17としては、D/Aコンバータ、γ補正回路、信号分割回路などの従来ICで代用していた様な処

理を行う回路を形成することができる。勿論、ガラス基板上にICチップを設けて、ICチップ上で信号処理を行うことも可能である。

[0145]

さらに、本実施例では液晶表示装置を例に挙げて説明しているが、アクティブマトリクス型の表示装置であればEL(エレクトロルミネッセンス)表示装置やEC(エレクトロクロミックス)表示装置に本願発明を適用することも可能であることは言うまでもない。

[0146]

ここで図5(A)のドライバー回路13、14を構成する回路の一例を図5(B)に示す。なお、TFT部分については既に実施例1で説明しているので、ここでは必要箇所のみの説明を行う。

[0147]

図5 (B) において、501、502はNチャネル型TFT、503はPチャネル型TFTであり、501と503のTFTでCMOS回路を構成している。504は窒化珪素膜/酸化珪素膜/樹脂膜の積層膜でなる絶縁層、その上にはチタン配線505が設けられ、前述のCMOS回路とTFT502とが電気的に接続されている。チタン配線はさらに樹脂膜でなる絶縁層506で覆われている。二つの絶縁層504、506は平坦化膜としての機能も有している。

[0148]

また、図5(A)の画素マトリクス回路12を構成する回路の一部を図5(C)に示す。図5(C)において、507はダブルゲート構造のNチャネル型TFTでなる画素TFTであり、画素領域内に大きく広がる様にしてドレイン配線508が形成されている。なお、ダブルゲート構造以外にシングルゲート構造やトリプルゲート構造などを採用しても構わない。

[0149]

その上には絶縁層504が設けられ、その上にチタン配線505が設けられている。この時、絶縁層504の一部には凹部が落とし込み部が形成され、最下層の窒化シリコン及び酸化シリコンのみが残される。これによりドレイン配線508とチタン配線505との間で補助容量が形成される。

. [0150]

また、画素マトリクス回路内に設けられたチタン配線505はソース・ドレイン配線と後の画素電極との間において電界遮蔽効果をもたらす。さらに、複数設けられた画素電極間の隙間ではブラックマスクとしても機能する。

[0151]

そして、チタン配線505を覆って絶縁層506が設けられ、その上に反射性 導電膜でなる画素電極509が形成される。勿論、画素電極209の表面に反射 率を上げるための工夫をなしても構わない。また、実際には画素電極509の上 に配向膜や液晶層が設けられるが、ここでの説明は省略する。

[0152]

本願発明を用いて以上の様な構成でなる反射型液晶表示装置を作製することができる。勿論、公知の技術と組み合わせれば容易に透過型液晶表示装置を作製することもできる。さらに、公知の技術と組み合わせればアクティブマトリクス型のEL表示装置も容易に作製することができる。

[0153]

また、図面では区別していないが画素マトリクス回路を構成する画素TFTと、ドライバー回路や信号処理回路を構成するCMOS回路とでゲート絶縁膜の膜厚を異ならせることも可能である。

[0154]

画素マトリクス回路ではTFTに印加される駆動電圧が高いので50~200 nm程度の膜厚のゲート絶縁膜が必要である。一方、ドライバー回路や信号処理回路ではTFTに印加される駆動電圧は低く、逆に高速動作が求められるのでゲート絶縁膜の膜厚を3~30nm程度と画素TFTよりも薄くすることが有効である

[0155]

(実施例7) 上記実施例によって作製された液晶表示装置には、TN液晶以外にも様々な液晶を用いることが可能である。例えば、1998, SID, "Characterist ics and Driving Scheme of Polymer-Stabilized Monostable FLCD Exhibiting Fast Response Time and High Contrast Ratio with Gray-Scale Capability" b

y H. Furue et al.や、1997, SID DIGEST, 841, "A Full-Color Thresholdless Antiferroelectric LCD Exhibiting Wide Viewing Angle with Fast Response T ime" by T. Yoshida et al.や、1996, J. Mater. Chem. 6(4), 671-673, "Thresholdless antiferroelectricity in liquid crystals and its application to displays" by S. Inui et al.や、米国特許第5594569 号に開示された液晶を用いることが可能である。

[0156]

ある温度域において反強誘電相を示す液晶を反強誘電性液晶という。反強誘電性液晶を有する混合液晶には、電場に対して透過率が連続的に変化する電気光学 応答特性を示す、無しきい値反強誘電性混合液晶と呼ばれるものがある。この無しきい値反強誘電性混合液晶は、V字型の電気光学応答特性を示すものがあり、その駆動電圧が約±2.5 V程度(セル厚約1μm~2μm)のものも見出されている。

[0157]

ここで、V字型の電気光学応答を示す無しきい値反強誘電性混合液晶の印加電圧に対する光透過率の特性を示す例を図9に示す。図9に示すグラフの縦軸は透過率(任意単位)、横軸は印加電圧である。なお、液晶表示装置の入射側の偏光板の透過軸は、液晶表示装置のラビング方向にほぼ一致する無しきい値反強誘電性混合液晶のスメクティック層の法線方向とほぼ平行に設定されている。また、出射側の偏光板の透過軸は、入射側の偏光板の透過軸に対してほぼ直角(クロスニコル)に設定されている。

[0158]

図9に示されるように、このような無しきい値反強誘電性混合液晶を用いると 、低電圧駆動かつ階調表示が可能となることがわかる。

[0159]

このような低電圧駆動の無しきい値反強誘電性混合液晶をアナログドライバを 有する液晶表示装置に用いた場合には、画像信号のサンプリング回路の電源電圧 を、例えば、5V~8V程度に抑えることが可能となる。よって、ドライバの動 作電源電圧を下げることができ、液晶表示装置の低消費電力化および高信頼性が 実現できる。

[0160]

また、このような低電圧駆動の無しきい値反強誘電性混合液晶をデジタルドライバを有する液晶表示装置に用いた場合にも、D/A変換回路の出力電圧を下げることができるので、D/A変換回路の動作電源電圧を下げることができ、ドライバの動作電源電圧を低くすることができる。よって、液晶表示装置の低消費電力化および高信頼性が実現できる。

[0161]

よって、このような低電圧駆動の無しきい値反強誘電性混合液晶を用いることは、比較的LDD領域(低濃度不純物領域)の幅が小さなTFT(例えば、0nm~500nmまたは0nm~200nm)を用いる場合においても有効である

[0162]

また、一般に、無しきい値反強誘電性混合液晶は自発分極が大きく、液晶自体の誘電率が高い。このため、無しきい値反強誘電性混合液晶を液晶表示装置に用いる場合には、画素に比較的大きな保持容量が必要となってくる。よって、自発分極が小さな無しきい値反強誘電性混合液晶を用いるのが好ましい。また、液晶表示装置の駆動方法を線順次駆動とすることにより、画素への階調電圧の書き込み期間(ピクセルフィードピリオド)を長くし、保持容量が小くてもそれを補うようにしてもよい。

[0163]

なお、このような無しきい値反強誘電性混合液晶を用いることによって低電圧 駆動が実現されるので、液晶表示装置の低消費電力が実現される。

[0164]

なお、図9に示すような電気光学特性を有する液晶であれば、いかなるものも 本発明の液晶表示装置の表示媒体として用いることができる。

[0165]

(実施例8) 本願発明は従来のIC技術全般に適用することが可能である。 即ち、現在市場に流通している全ての半導体回路に適用できる。例えば、ワンチ

ップ上に集積化されたRISCプロセッサ、ASICプロセッサ等のマイクロプロセッサに適用しても良いし、D/Aコンバータ等の信号処理回路から携帯機器 (携帯電話、PHS、モバイルコンピュータ)用の高周波回路に適用しても良い

[0166]

図6に示すのは、マイクロプロセッサの一例である。マイクロプロセッサは典型的にはCPUコア21、RAM22、クロックコントローラ23、キャッシュメモリ24、キャッシュコントローラ25、シリアルインターフェース26、I/Oポート27等から構成される。

[0167]

勿論、図3に示すマイクロプロセッサは簡略化した一例であり、実際のマイクロプロセッサはその用途によって多種多様な回路設計が行われる。

[0168]

しかし、どの様な機能を有するマイクロプロセッサであっても中枢として機能するのはIC (Integrated Circuit) 28である。IC28は半導体チップ29上に形成された集積化回路をセラミック等で保護した機能回路である。

[0169]

そして、その半導体チップ29上に形成された集積化回路を構成するのが本願発明の構造を有するNチャネル型TFT30、Pチャネル型TFT31である。なお、基本的な回路はCMOS回路を最小単位として構成することで消費電力を抑えることができる。

[0170]

また、本実施例に示したマイクロプロセッサは様々な電子機器に搭載されて中枢回路として機能する。代表的な電子機器としてはパーソナルコンピュータ、携帯型情報端末機器、その他あらゆる家電製品が挙げられる。また、車両(自動車や電車等)の制御用コンピュータなども挙げられる。

[0171]

(実施例9) 本願発明の電気光学装置は、様々な電子機器のディスプレイと して利用される。その様な電子機器としては、ビデオカメラ、スチルカメラ、プ

ロジェクター、プロジェクションTV、ヘッドマウントディスプレイ、カーナビ ゲーション、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、 携帯電話、電子書籍等)などが挙げられる。それらの一例を図7に示す。

[0172]

図7(A)は携帯電話であり、本体2001、音声出力部2002、音声入力部2003、表示装置2004、操作スイッチ2005、アンテナ2006で構成される。本願発明を音声出力部2002、音声入力部2003、表示装置2004やその他の信号制御回路に適用することができる。

[0173]

図7(B)はビデオカメラであり、本体2101、表示装置2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本願発明を表示装置2102、音声入力部2103やその他の信号制御回路に適用することができる。

[0174]

図7(C)はモバイルコンピュータ(モービルコンピュータ)であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示装置2205で構成される。本願発明は表示装置2205やその他の信号制御回路に適用できる。

[0175]

図7(D)はゴーグル型ディスプレイであり、本体2301、表示装置230 2、アーム部2303で構成される。本発明は表示装置2302やその他の信号 制御回路に適用することができる。

[0176]

図7(E)はリア型プロジェクターであり、本体2401、光源2402、表示装置2403、偏光ビームスプリッタ2404、リフレクター2405、2406、スクリーン2407で構成される。本発明は表示装置2403やその他の信号制御回路に適用することができる。

[0177]

図7 (F) は携帯書籍(電子書籍)であり、本体2501、表示装置2502

、2503、記憶媒体2504、操作スイッチ2505、アンテナ2506で構成される。本発明は表示装置2502、2503やその他の信号制御回路に適用することができる。

[0178]

更に、DVD (Digital Versatile Disc)や、CDに記憶された映像、音声、プログラムを再生する液晶ディスプレイー体型の再生装置、あるいはディスプレイー体型のゲーム機器。に応用することができる。本願発明はとなる液晶ディスプレイに適用される。

[0179]

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。

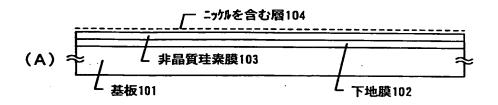
【図面の簡単な説明】

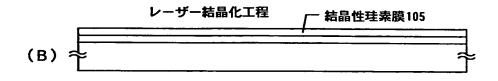
- 【図1】 薄膜トランジスタの作製工程を示す図。
- 【図2】 薄膜トランジスタの作製工程を示す図。
- 【図3】 薄膜トランジスタの作製工程を示す図。
- 【図4】 薄膜トランジスタの作製工程を示す図。
- 【図5】 電気光学装置の構成を示す図。
- 【図6】 半導体回路の構成を示す図。
- 【図7】 電子機器の構成を示す図。
- 【図8】 電子線回折パターンを模式的に示した図。
- 【図9】 無しきい値反強誘電性混合液晶の特性図。
- 【図10】 高温アニール前の結晶性珪素膜表面のSEM観察写真。
- 【図11】 高温アニール後の結晶性珪素膜表面のSEM観察写真。
- 【図12】 髙温アニール前の結晶性珪素膜表面のAFM像。
- 【図13】 高温アニール後の結晶性珪素膜表面のAFM像。
- 【図14】 高温アニール前のAFM像の高さのHistogram(ヒストグラム)分布、Bearing Ratio曲線。
- 【図15】 高温アニール後のAFM像の高さのHistogram(ヒストグラム)分布、Bearing Ratio曲線。

. 【図16】 P-V値の1/2におけるBearing Ratioの統計データ。 【書類名】

図面

【図1】

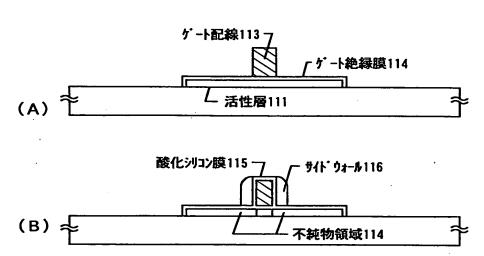


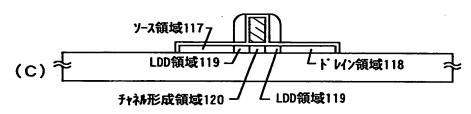


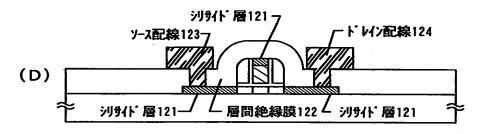
還元雰囲気における熱処理工程

(C) 結晶性珪素膜106

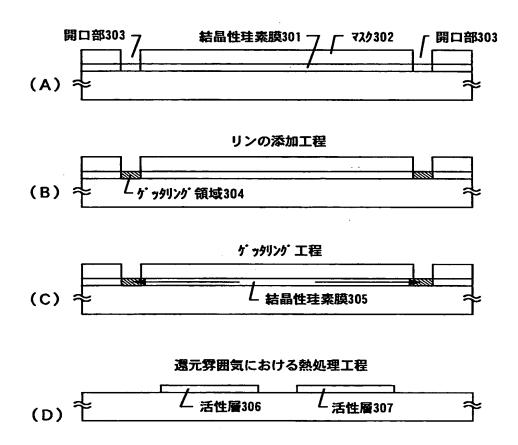
[図2]



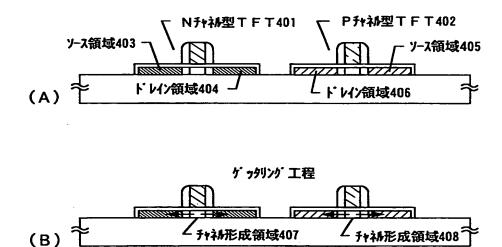




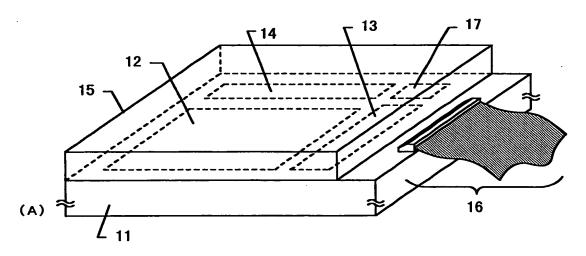
【図3】



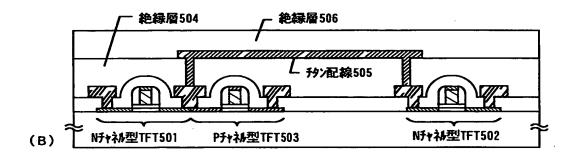
【図4】

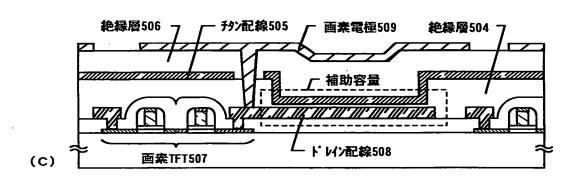


[図5]

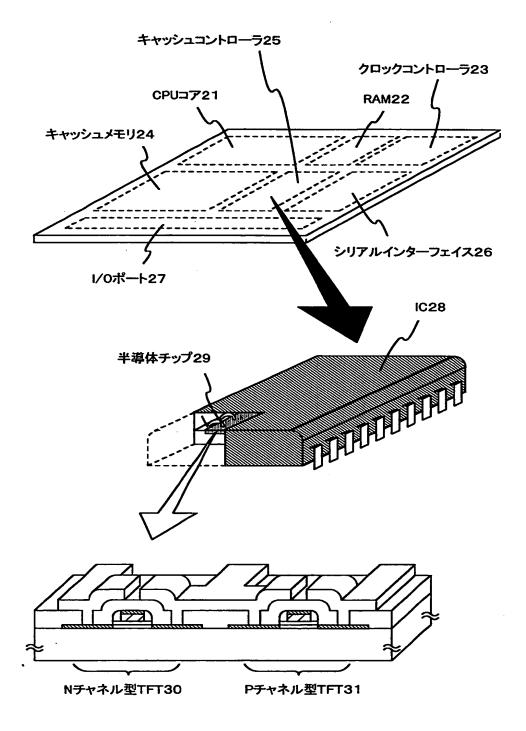


11: 絶縁表面を有する基板 12: 画素マトリクス回路 13: ソースト ライパ-回路 14: ゲイトドライパ-回路 15: 対向基板 16: FPC 17: 信号処理回路

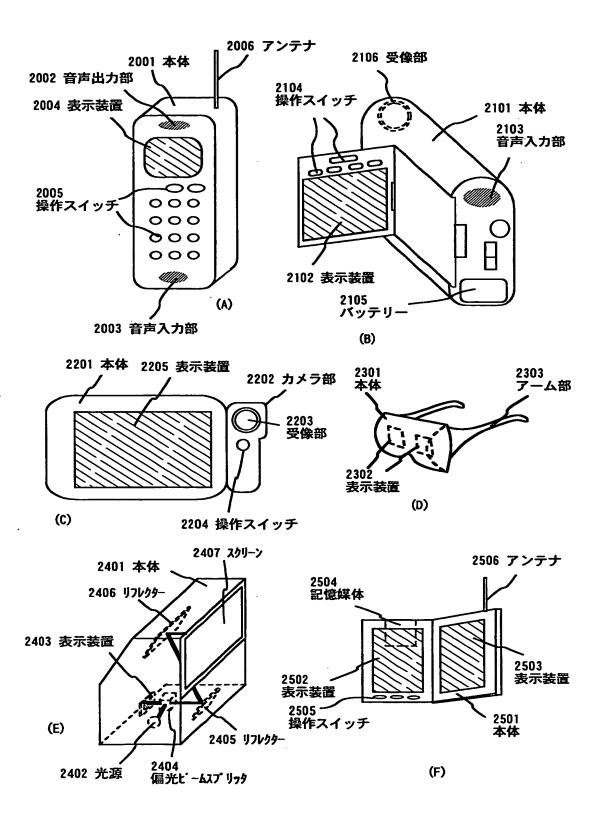




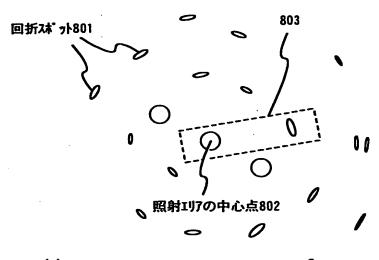
【図6】



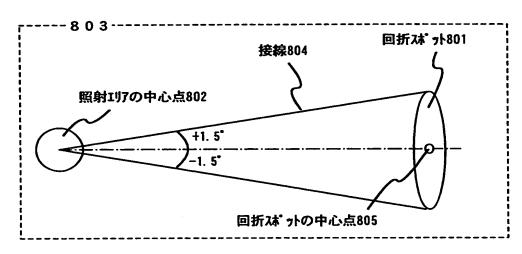
【図7】



【図8】

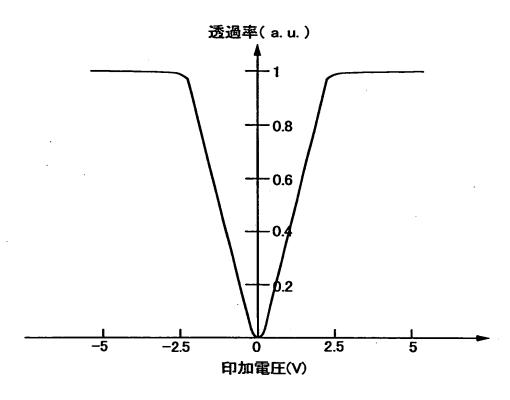


(A)



(B)

[図9]



【図10】



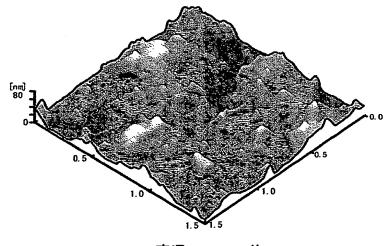
高温アニール前

【図11】



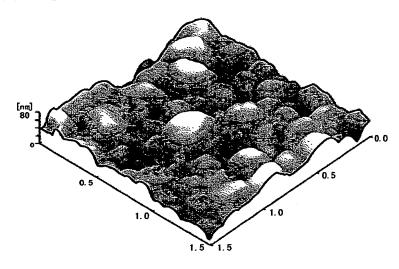
高温アニール後

【図12】



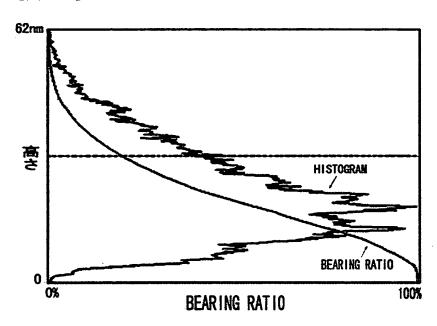
高温アニール前

【図13】



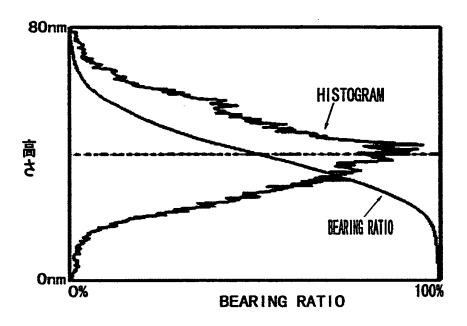
髙温アニール後

【図14】



高温アニール前

【図15】



高温アニール後

【図16】

観察領域	高温アニール前	高温アニール後
1	13. 623	40. 925
2	20. 027	51. 126
3	20. 629	59. 364
4	21. 798	48. 539
5	16. 666	55. 341
6	15. 097	46. 510
7	13. 120	57. 655
8	14. 035	51. 120
9	12. 599	54. 416
10	20. 699	36. 945
最小値(%)	12. 60	36. 95
最大値(%)	21. 80	59. 36
平均値(%)	16. 83	50. 19
標準偏差σ	3. 61	7. 18

(P-V値) /2のBearing Ratio (%)

【書類名】 要約書

【要約】

【課題】 単結晶半導体薄膜又は実質的な単結晶半導体薄膜を形成するための技術を提供する。

【解決手段】 非晶質半導体薄膜に対して紫外光又は赤外光を照射することにより結晶性半導体薄膜102を得る。そして結晶性半導体薄膜102に対して、還元雰囲気において900~1200℃の熱処理を行う。この工程により結晶性半導体薄膜103の表面が著しく平坦化され、且つ、結晶粒界及び結晶粒内の欠陥が消滅して単結晶半導体薄膜又は実質的な単結晶半導体薄膜が得られる。

【選択図】 図1

出願人履歴情報

識別番号

[000153878]

1990年 8月17日 新規登録 1. 変更年月日

[変更理由] 新規登録

> 住 所 神奈川県厚木市長谷398番地 氏 名 株式会社半導体エネルギー研究所